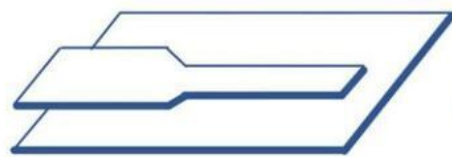
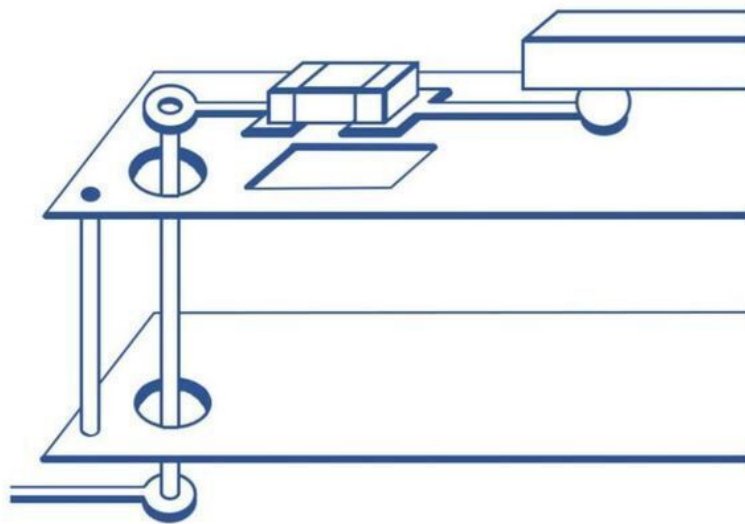


Проектирование от печки

Трассировка высокоскоростных
цифровых печатных плат



$$\Gamma = \frac{Z - Z_0}{Z + Z_0}$$

$$I = \frac{V}{R}$$

Александр Трофимов

**Проектирование от печки –
Трассировка высокоскоростных
цифровых печатных плат**

«Издательские решения»

Трофимов А. С.

Проектирование от печки – Трассировка высокоскоростных цифровых печатных плат / А. С. Трофимов — «Издательские решения»,

ISBN 978-5-00-623258-7

Особенности книги: 1. Полное описание ноу-хау разработки высокоскоростных печатных плат. 2. Отсутствие академизма и воды. 3. Образный интуитивный язык в формате «бери и делай». 4. Формирование интуитивного понимания физики процессов.

ISBN 978-5-00-623258-7

© Трофимов А. С.
© Издательские решения

Содержание

Предисловие	6
Практика	7
Задание основных правил трассировки	7
Классы цепей	7
Импедансы	7
Раскрашивание	8
Расстановка всех компонентов	9
Предварительная отрисовка полигонов питания	11
Трассировка BGA	14
Фанаут	14
Декаплинг	18
Конец ознакомительного фрагмента.	20

Проектирование от печки – Трассировка высокоскоростных цифровых печатных плат

Александр Сергеевич Трофимов

© Александр Сергеевич Трофимов, 2024

ISBN 978-5-0062-3258-7

Создано в интеллектуальной издательской системе Ridero

Предисловие

В книге представлен полный базовый объем знаний, необходимый для трассировки современных высокоскоростных цифровых печатных плат (ВЦПП).

По формату книга ближе к брошюре, зато в ней нет воды. Она написана простым образным языком «от инженера – инженеру».

Книга будет полезна начинающим разработчикам цифровых печатных плат для формирования правильного и продуктивного подхода и видения. Но и опытным разработчикам мой фундаментальный подход может помочь структурировать имеющиеся навыки и знания, а так же закрыть имеющиеся белые пятна.

Изложенного материала достаточно для освоения специальности инженером работающим в смежной области.

Благодарю мою жену Вику за веру в меня, вдохновение и пример роста. Благодарю коллег, которые с одной стороны заставляли меня делать правильно, а с другой стороны заставляли думать и обосновывать свою точку зрения.

Фразы обведенные в рамочки рекомендуется зазубрить. Это сформирует интуитивное понимание сути процессов «на ходу».

Практика

Задание основных правил трассировки

Классы цепей

- POWER (включая GND) – стандартная ширина трассы 0.3 мм, минимальная 0.15 мм, максимальная – 1 мм;
- ВЧ интерфейсы: DDR, PCIe, SATA, SPI, JTAG и пр. выше 1 Мбит;
- другие критичные цепи: Voltage Sense, PWM и т. п.

Импедансы

Дифференциальные (DIFF) 100 Ом:

- 1GBASE-T (1 Гбит Ethernet) (без вариантов т.к. передача двунаправленная, кодирование PAM-5, отражения недопустимы)
- SATA Gen3 (допускается 85 Ом, т.к. передача однонаправленная, приемник терминированный, кодирование NRZ, влияние отражений невелико)
- HCSL PCIe Clocks (импеданс может быть любым, но одинаковым на всей протяженности линии, передатчик должен быть согласован. Отражения могут влиять на джиттер)

Дифф. 85 Ом:

- PCIe Gen4

Однонаправленные (SE – Single Ended) 50 Ом:

- CMOS Clocks
- JTAG
- SPI

Все прочие SE трассы сделать минимальной ширины

На данном этапе можно сделать все дифпары шириной/зазором 0.125/0.125 мм для простых плат и 0.1/0.1 мм для сложных плат, и SE сигналы соответственно 0.125 и 0.1.

Задавать зазоры на этом этапе не имеет смысла.

Для современных высокоскоростных цифровых печатных плат (ВЦПП) характерно преобладание PCIe среди ВЧ интерфейсов. Логично, чтобы дифпары 85 Ом были минимального размера (100/100 или 75/75 мкм).

Раскрашивание

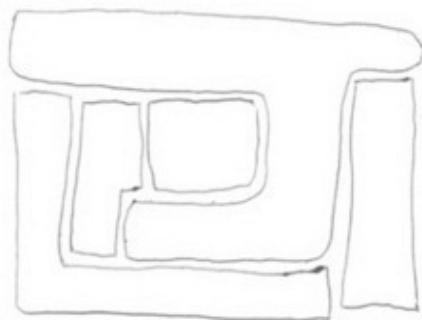
Раскрашивание цепей очень помогает ориентироваться в проекте в процессе трассировки.

Земля – светло-серый.

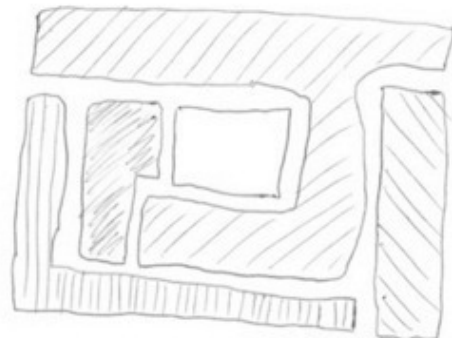
No Connect – темно-серый.

Основные питания – в разные цвета. В процессе разработки покрасить все питания.

Классы ВЧ цепей по интерфейсам и направлениям (TX/RX). В отличие от питаний желательно добавить какой-то орнамент: дифпары в мелкую крапинку, SE-цепи – в крупную.



Непонятно что где



Четко видна структура слоя питания

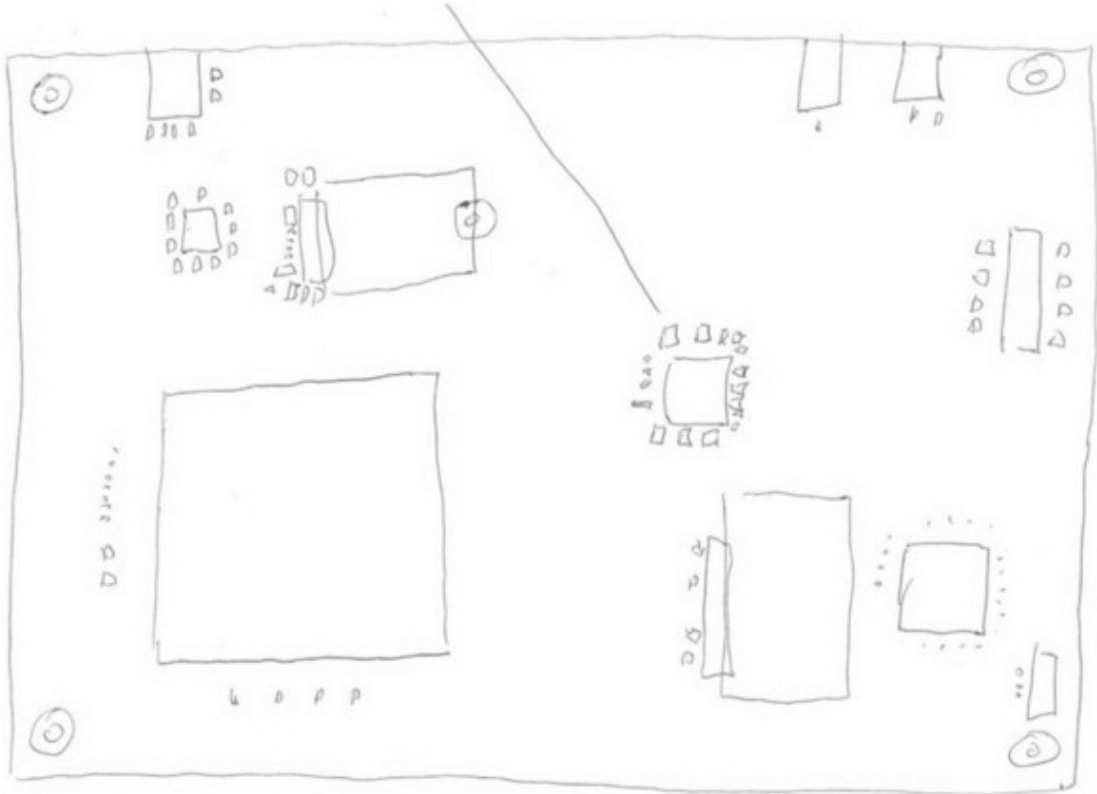
Расстановка всех компонентов

Крупные микросхемы и разъемы расположить примерно так, как они должны быть. Мелочь расположить группами рядом с соответствующими крупными микросхемами. Внутри групп расположение мелких компонентов произвольное, должна быть ясна только занимаемая ими площадь. Задача – определить взаимное расположение компонентов и как все будет умещаться.

На данном этапе плата может выглядеть примерно так:



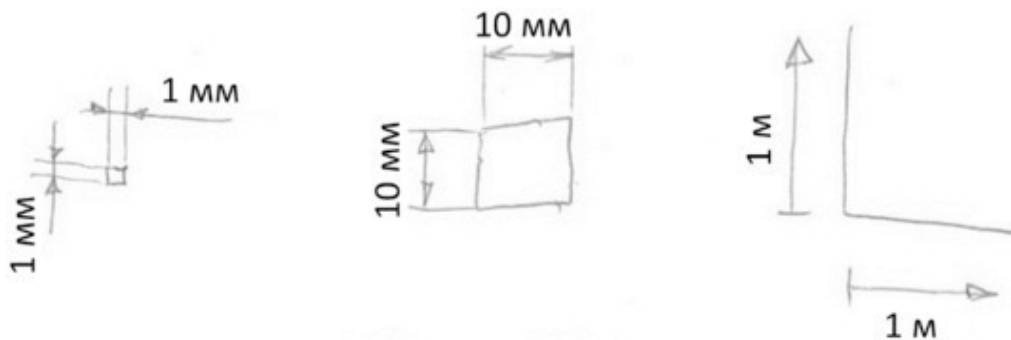
Мелкие компоненты расположены в произвольном порядке рядом с микросхемой, к которой они относятся. Обычно эти компоненты и МС расположены на одном листе схемы.



Предварительная отрисовка полигонов питания



Размеры полигонов считаются в квадратах.

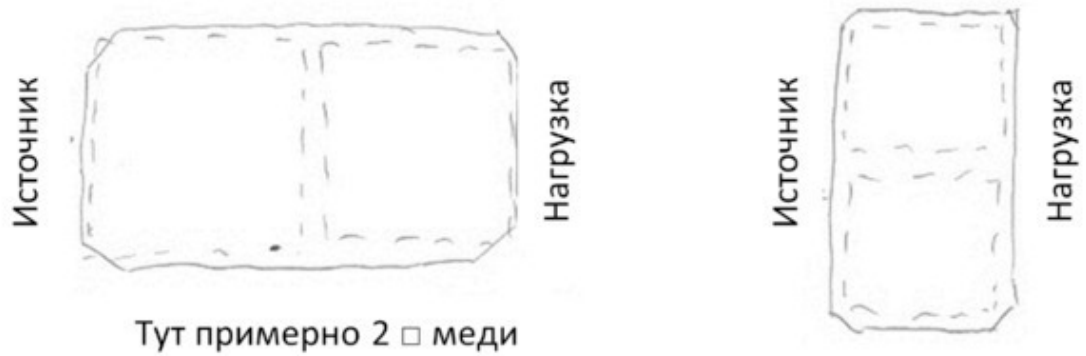


Эти квадраты меди имеют одинаковое сопротивление

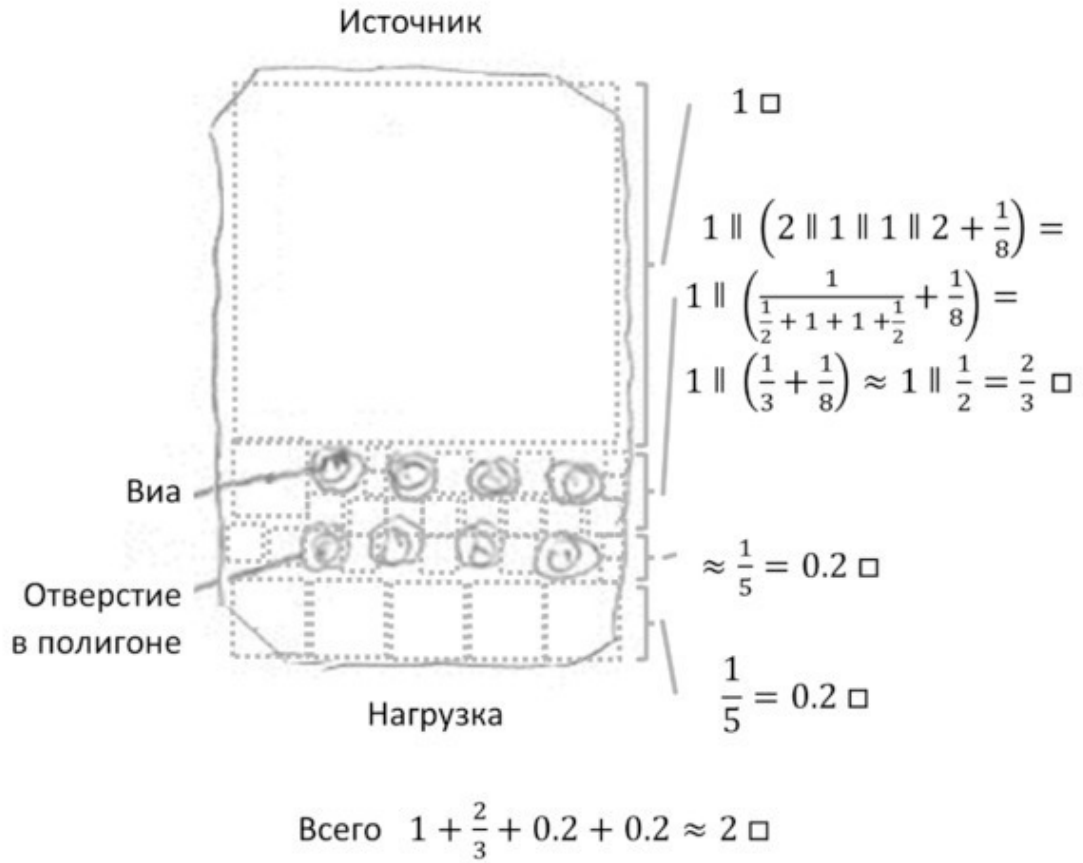
Максимальное число квадратов для 43 мкм меди считается по формуле:

$$N_{\square} = 10 \cdot \frac{V}{I_{MAX}}$$

Отсюда следует интуитивный вывод: самая сложная ситуация для инженера – шина питания с малым напряжением и большим током (например, питание ядра процессора). Для простых форм можно очень быстро в уме посчитать число квадратов.



Для сложных форм число квадратов достаточно быстро прикидывается с бумагой и ручкой.

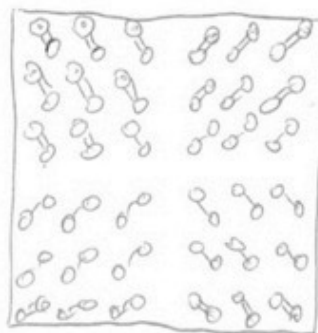


Трассировка BGA

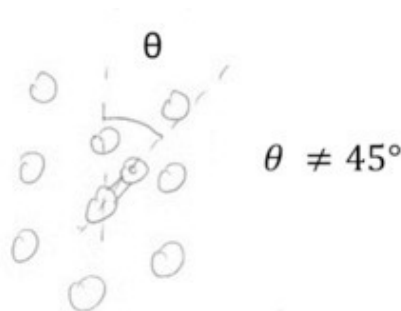
От BGA напрямую зависят требуемое количество слоев, ширины проводник/зазор и размер виа.

Фанаут

На этом этапе делается фанаут всех BGA (Ball Grid Array) микросхем на плате. Каждую используемую площадку нужно вывести на виа. Обычно это делается трассами под углом 45° , идущими наружу от центра МС.

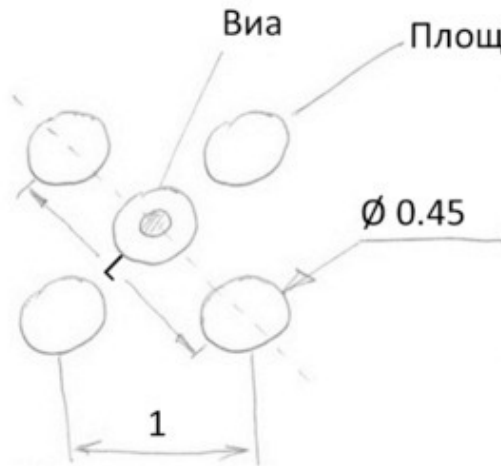


В случае сложного паттерна выводов нужно подключить виа прямым отрезком трассы под оптимальным углом отличным от 45° .



Следует определить подходящий размер виа. Оптимальный самый дешевый в производстве размер отверстия/площадки виа – 0.2/0.45 мм. Для более мелкого шага BGA может потребоваться уменьшить виа, разместить виа в площадке МС, использовать микровиа и пр. Это решается исходя из экономической целесообразности ориентируясь на выбранного производителя ПП.

На рисунке показан распространенный вариант BGA МС с шагом выводов 1 мм.



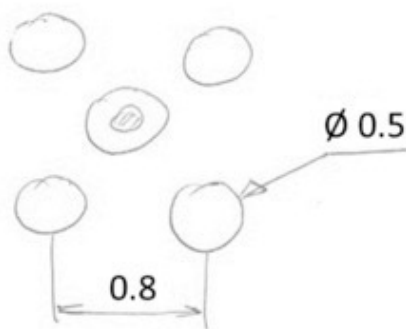
$$L = \sqrt{2} \cdot 1 \text{ мм} \approx 1.4 \text{ мм}$$

$$L - 0.45 = 0.95 \text{ мм}$$

Легко умещаются виа 0.45 с зазором 0.125.

Виа подойдут стандартные 0.2/0.45.

В случае с BGA с шагом 0.8:



$$L = \sqrt{2} \cdot 0.8 \text{ мм} = 1.13 \text{ мм}$$

$$L - 0.5 = 0.63 \text{ мм}$$

Виа 0.45 с минимальным зазором 0.1 мм не пролезает. Следует рассмотреть возможность изменения площадок BGA в соответствии с IPC-7351. Если это не получилось, рассмотреть применение виа 0.2/0.4 только в зоне этой конкретной BGA микросхемы.

Более экзотичный случай – BGA с шагом 0.65.

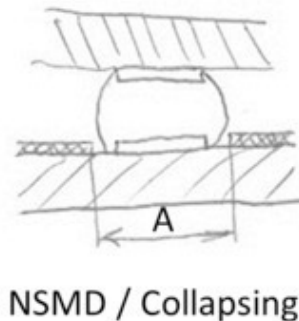


В случае применения более мелких виа оно должно быть ограничено зоной под соответствующей BGA МС. На всей остальной плате использовать 0.2/0.45 – так дешевле.

Чтобы обеспечить оптимальный выбор виа, нужно убедиться, что размер площадок BGA соответствует IPC-7321. Размер площадки зависит от номинального диаметра шарика.



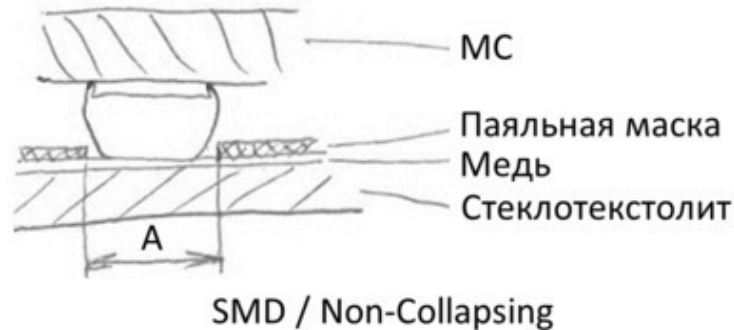
Обычно используются площадки NSMD (Non Solder Mask Defined), другое название – Collapsing, т.к. соединение в этом случае прочнее. Размер площадки задается медью, а маска просто вырезается в соответствии с выбранными нормами (обычно 0.05 мм).



Для питания можно применять площадки SMD (Solder Mask Defined), другое название – Non-Collapsing. Размер площадки задается вырезом в маске, а медь под площадкой сплошная.

При этом никак модифицировать площадку не нужно, достаточно просто залить пространство вокруг полигоном меди. Диаметр SMD площадки A должен быть равен диаметру выреза маски NSMD площадки.

SMD и NSMD площадки можно сочетать произвольно для одной МС.



Для всех проводников в зоне BGA следует задать минимальные ширину и зазор, достаточные, чтобы они пролезали. Зачастую это 0.1/0.1 мм. За границей зоны BGA проводники должны сразу приобретать геометрические параметры, необходимые для соблюдения импеданса.

Зона BGA с точки зрения целостности сигналов считается необходимым злом.



Для изготовления виа сверлится отверстие, после чего выполняется металлизация толщиной 25 мкм. Процесс изготовления виа закрытого медью включает больше шагов, но результат практически не отличается, за тем исключением, что площадка виа ровная и сплошная. Такие виа используют под площадками BGA.



Декаплинг

Конденсаторы под BGA (и другими МС) делятся на 3 группы:

- 0402, 0201;
- 0805, 0603;
- Bulk.



Требуемая суммарная емкость:

$$C_{\Sigma(0402, 0201)} = \frac{I_{MAX}}{V} \cdot 2$$

$$C_{\Sigma(0805, 0603)} = \frac{I_{MAX}}{V} \cdot 5$$

$$C_{\Sigma(BULK)} = \frac{I_{MAX}}{V} \cdot 50$$

Можно начать исходя из принципа 1 конденсатор 0402 или 0201 0.1 мкФ на одну пару питание-земля и модифицировать количество конденсаторов, если они не помещаются.

В случае, если конденсаторы не помещаются в непосредственной близости от виа, следует подрезать площадки конденсаторов. Если этого недостаточно, можно разместить площадки конденсаторов в виа. Если и это не получается, можно рассмотреть использование микровиа.

Конец ознакомительного фрагмента.

Текст предоставлен ООО «Литрес».

Прочитайте эту книгу целиком, [купив полную легальную версию](#) на Литрес.

Безопасно оплатить книгу можно банковской картой Visa, MasterCard, Maestro, со счета мобильного телефона, с платежного терминала, в салоне МТС или Связной, через PayPal, WebMoney, Яндекс.Деньги, QIWI Кошелек, бонусными картами или другим удобным Вам способом.